02.03.2022

PCI express отличалась свой архитектурой: была изменена топология подключения внешних устройств

В данной архитектуре используются мосты и переключатели, что соответствует сетевой топологии и позволяет выполнять маршрутизацию передаваемой информации.

USB – универсальная последовательная шина для передачи последовательной информации.

Основные требования:

Пользователи не должны открывать компьютер, чтобы установить новое устройство

Должен существовать один вид кабеля, подсоединяющий все устройства

Устройства должны получать питание через кабель

Должна поддерживать устройства реального времени

Возможность подключения достаточно большого количества устройств

Шины USB оперируют стандартными кадрами 4-х типов:

Кадры управления для передачи команд конфигурации устройств

Изохронные для передачи информации в режиме реального времени

Передачи больших массивов данных

Кадры прерывания (нужны, так как шина не поддерживает прерывания)

Кадры состоят из нескольких стандартных пакетов, в которых основным пакетом являются данные, размер которых ограничен

Характеристики запоминающих устройств

Размещение

Внутренняя память – регистры, кэш, оперативная память

Внешняя память – различные виды дисковой памяти

Емкость – основная единица – байт, вводится понятие слова и их количества

Передаваемая порция – то, что передается при каждом обращении к внутренним ЗУ

Метод доступа

Последовательный, информация разделена на элементы – записи, чтобы считать информацию, необходимо пройти по всем предыдущим записям

Прямой – каждая запись имеет свой уникальный адрес, доступ осуществляется к определенной зоне носителя, в которой находится эта запись

Произвольный – определение местоположения осуществляется путем совмещения адресов в месте хранения информации и задаваемых процессором (кэш памяти и ОЗУ)

Ассоциативный – информация ищется не по адресу, а по содержимому

Производительность

Время доступа – длительность между интервалами, когда устройство передали адрес и когда данные зафиксированы в памяти или переданы в другое устройство

Длительность цикла обращения к памяти – временной интервал между последовательными сеансами доступа к памяти, это время включает время доступа и дополнительные операции, связанные с подготовкой устройств считывания

Скорость передачи – интенсивность информационного потока между ЗУ и другими устройствами

Физические типы

Полупроводниковый – внутренняя память

Магнитные – используется эффект перемагничивания магнитного материала, нанесенного на какую-либо поверхность

Оптические – изменение оптических свойств

Магнитно-оптические

Физические характеристики

Энергозависимые и энергонезависимые

Стираемые и нестираемые

Организация – архитектура, связана с конкретным видом ЗУ, по мере развития она менялась

Иерархия памяти

При разработке любой вычислительной системы относительно памяти возникает 3 основных вопроса:

Объем

Каково быстродействие

Стоимость

Эти параметры взаимосвязаны, для них характерны следующие отношения:

Чем выше быстродействие, тем выше относительная стоимость ЗУ в пересчете на 1 бит информации

Чем больше объем памяти в системе, тем ниже относительная стоимость ЗУ

Чем больше объем памяти, тем ниже быстродействие

По мере перехода от верхней иерархии к нижней наблюдается следующие изменения:

Снижается относительная стоимость хранения информации

Повышается емкость отдельного модуля

Увеличивается время доступа

Снижается частота обращения к памяти со стороны процессора

09.03.2022

Типы полупроводниковой памяти с произвольным доступом

Ядро ОЗУ – полупроводниковый конденсатор

Полупроводниковые конденсаторы способны хранить информацию определенный период времени, поэтому необходимо постоянно осуществлять процесс регенерации – периодическое считывание с последующей перезаписью.

Полупроводниковые транзисторы

Ядра ОЗУ структурированы в матрице, в которой выделяются строки и столбцы, которые чаще всего носят название страницы

Считывание информации происходит не посредством ядра, а посредством страницы

Разновидности DRAM

«Обычная» DRAM

FRM DRAM (Fast page mode) – поддержка сокращенных адресов

EDO-DRAM (Extended Data Out) – требуется меньше времени за счет того, что процесс чтение выполняется параллельно с перезарядкой внутренней цепи, и номер столбца может быть установлен еще до завершения считывания данных

BEDO (Burst EDO) – данные считываются пакетами, для каждого следующего пакета не нужно устанавливать адреса, они устанавливаются автоматически

SDRAM (Synchronous DRAM)

DDR SDRAM (Double data rate) – данные передаются как по фронту, так и по спаду тактового импульса

RDRAM (Rambus) – увеличение тактовой частоты за счет сокращения разрядности шины, одновременная передача номеров строки и столбца, увеличение кол-ва банков для усиления параллелизма

Формула памяти была введена, чтобы сравнить быстродействие разных видов ОЗУ применительно не ко времени, а к количеству тактов. Чтобы реализовать, используется частота системной шины.

Статическая RAM

Основу SRAM составляет триггер, в их основе – полевые транзисторы по технологии CMOS

Преимущество – не требуется регенерация, потребляется меньше энергии, триггеры работают на более высоких частотах, чем конденсаторы

Недостаток – проигрывает по быстродействию

Структурирована в матрице

Может быть многопортовой, данные могут считываться по разным линиям адреса и данных

Память бывает синхронной и асинхронной

Основные этапы ее развития соответствуют DRAM

16.03.2022

Устройство микросхемы памяти

Способы организации динамической памяти могут быть разные, но основу в любом случае составляет матрица запоминающих элементов. Как правило количество таких матриц определяет размер шины данных. Количество строк и столбцов в матрице определяет размер адресной шины.

Адресная шина может быть мультиплексной (по ней можно одновременное передавать и данные, и адреса), может быть разделена на отдельные адреса строк и столбцов либо последовательно передавать адреса строк и столбцов.

Буферы данных – запоминающий устройства, как правило триггеры, структурированные в регистры, для кратковременного хранения данных.

Кэширование памяти

Основные понятия

Кэш-память – промежуточный вид памяти между процессором и основной памятью. Не является адресуемой, не имеет собственного адресного пространства.

Данные в кэше хранятся определенный момент времени. При каждом обращении к основной памяти контроллер кэш-памяти по своему каталогу определяет, имеются ли эти данные в кэше. Если она там есть, то это называется кэш-попаданием. Если их там нет, то кэш-промах. Кэш-память хранит определенные блок данных, и эти данные сопоставлены с адресами основной памяти. Значения этих адресов хранятся в кэш-каталогов.

Обращение к основной памяти может начинаться одновременно с поиском данных в каталогах кэша, а в случае кэш-попадания обращение к основной памяти сокращается. Такая архитектура называется look aside.

Обращение к внешней памяти может начинаться и с только фиксации промаха. Такая архитектура называется look through.

Существуют разные виды уровней кэша: L1 – ближе всего к ядру процессора, L2, L3

Существуют 2 способа обращения к строкам кэша. Они называются политиками записи:

Сквозная запись write through – при таком виде записи происходит запись в кэш-память и одновременно в основную память. То есть затрачивает время на запись в основную память.

Обратная запись write back – позволяет уменьшать количество операций записи, если такой блок данных есть в кэше. В основную память такой блок не записывается сразу, а будет записан по мере освобождения шины. А в кэше такой блок помечается как модифицированный.

Кэш-память состоит из кэш-каталога и непосредственно кэш-памяти. Память разделена на строки. Размер строки соответствует размеру данных, считываемых из основной памяти. Каждая строка соотносится с определенным блоком данных основной памяти. Кэш-каталог хранит определенную информацию о адресах этих блоков – тэги – плюс дополнительные биты, которые указывают действительность строки и ее модифицируемость.

В зависимости от способа определения строки в кэше определяют 3 архитектуры кэш-памяти

Кэш прямого отображения

Полный адрес ячейки основной памяти определяется из 3 составляющих: 25-18 биты – тэг, 17-5 – индекс, 4-0 смещение в строке

Недостаток такого вида памяти – при обращении к одной и той же строке, расположенной на разных страницах, будут кэш-промахи

Разновидностью этой архитектуры является секторируемый кэш

Каждая строка – совокупность секторов, 4 строк

Наборно-ассоциативный кэш

Кэш-память разделена на банки

Размер каждого банка соответствует размеру памяти

Каждый банк имеет кэш-каталог

Дополнительный элемент – LRU – механизм, который определяет, в какой банк будут загружаться данные из основной памяти

Возможно использовать механизм FIFO или случайный выбор банка

Такая архитектура частично уменьшает недостаток кэша прямого отображения

Полностью ассоциативный кэш

Любая строка из основной памяти загружается в любую строку кэша. В этом случае кэш-каталог должен хранить полный адрес основной памяти.